

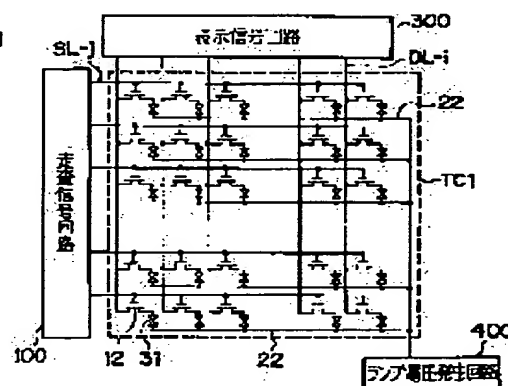
(11)Publication number : 07-281641
(43)Date of publication of application : 27.10.1995

G09G 3/36
G02F 1/133
H04N 5/66

(71)Applicant : OKI ELECTRIC IND CO LTD
(72)Inventor : FURUYA HIROSHI
TOYAMA HIROSHI
HAMANO HIROSHI
SUGANO HIROMASA

PURPOSE: To reduce the power consumption of an active matrix type liquid crystal display.

CONSTITUTION: A pulse width modulation signal complied with the gradation of a video input signal is generated by means of a pulse width converting part in a display signal circuit 300, a driving voltage for a liquid crystal cell is sent to a data signal line DL-i for a period set by the pulse width modulation signal by means of a switch part and the data signal line DL-i and a pixel electrode 11 become a high impedance state in the other period. A lamp driving voltage is applied on a common electrode 22 from a lamp voltage generating circuit 400 and a TFT-LCD p[art TC1 performs multilevel display based on the potential difference between the common electrode 22 and the pixel electrode 11. When the data signal line DL-i becomes a high impedance state, the potential of the data signal line DL-i is changed by following up the lamp driving voltage owing to the wiring capacity. The wiring capacity suppresses the spread of the potential difference between the common electrode 22 and the pixel electrode 11 in the high impedance state.



[Date of request for examination]
[Date of sending the examiner's decision of rejection]
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
[Date of final disposal for application]
[Patent number]
[Date of registration]
[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-281641

(43) 公開日 平成7年(1995)10月27日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 G 3/36				
G 0 2 F 1/133	5 5 0			
H 0 4 N 5/66	1 0 2 B			

審査請求 未請求 請求項の数 6 O L (全 16 頁)

(21) 出願番号 特願平6-72345

(22) 出願日 平成6年(1994)4月11日

(71) 出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(72) 発明者 古谷 博司

東京都港区虎ノ門1丁目7番12号 沖電気
工業株式会社内

(72) 発明者 遠山 広

東京都港区虎ノ門1丁目7番12号 沖電気
工業株式会社内

(72) 発明者 濱野 広

東京都港区虎ノ門1丁目7番12号 沖電気
工業株式会社内

(74) 代理人 弁理士 柿本 恭成

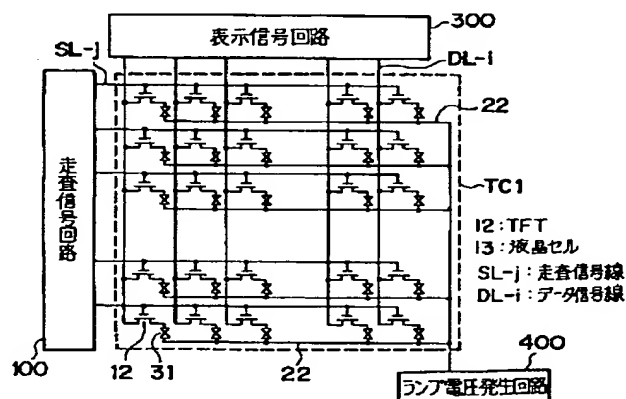
最終頁に続く

(54) 【発明の名称】 アクティブマトリクス型液晶ディスプレイ

(57) 【要約】

【目的】 アクティブマトリクス型液晶ディスプレイの消費電力を低減する。

【構成】 ビデオ入力信号の階調度に応じたパルス幅変調信号が表示信号回路30中のパルス幅変換部で生成され、スイッチ部によりそのパルス幅変調信号に設定された期間液晶セルの駆動電圧がデータ信号線DL-iへ送出され、それ以外の期間は、データ信号線DL-i及び画素電極11がハイインピーダンス状態となる。コモン電極22にはランプ駆動電圧が、ランプ電圧発生回路400から供給され、TFT-LCD部TC1はコモン電極22と画素電極11間の電位差に基づいて階調表示を行う。データ信号線DL-iがハイインピーダンス状態となったとき、データ信号線DL-iの電位は、配線容量によりランプ駆動電圧に追従して変化する。この配線容量は、ハイインピーダンス状態でのコモン電極22と画素電極11間の電位差の広がりを抑える。



本発明の第1の実施例の液晶ディスプレイ

【特許請求の範囲】

【請求項 1】 透光性の背面基板と、絶縁層を介して互いに交差して該背面基板上に配置形成された複数のデータ信号線及び走査信号線と、前記各データ信号線及と走査信号線の交差箇所に各画素電極に対応してそれぞれ接続された複数の薄膜トランジスタと、前記背面基板に対向して配置された透光性の前面基板と、前記前面基板上の各液晶セルの画素電極と対向する部分に設けられた表示色に対応するカラーフィルタと、前記カラーフィルタ上に設けられた透光性の共通電極と、前記背面基板及び前記前面基板の表面にそれぞれ対向して配設され所定方向に配向処理された配向膜と、前記背面基板及び前面基板側の配向膜間に介装された液晶層と、前記背面基板及び前面基板の背面にそれぞれ貼着された偏光膜とを、有するアクティブマトリクス型液晶パネルと、ビデオ入力信号に応じて前記各液晶セルの駆動電圧を前記データ信号線及び前記薄膜トランジスタを介して前記画素電極にそれぞれ出力する表示信号回路と、前記各薄膜トランジスタの導通状態を制御する走査信号を前記走査信号線にそれぞれ出力する走査信号回路と、前記共通電極を駆動する共通電極駆動回路とを備え、前記アクティブマトリクス型液晶パネルを交流駆動し前記入力信号に対応した階調表示を行うアクティブマトリクス型液晶ディスプレイにおいて、前記表示信号回路は、前記ビデオ入力信号の階調度に応じたパルス幅を設定するパルス幅変調信号を生成するパルス幅変換部と、該パルス幅変調信号に設定された期間前記液晶セルの駆動電圧を前記データ信号線へ送出し、当該前記液晶セルの駆動電圧の送出期間以外はハイインピーダンス状態を前記データ信号線へそれぞれ送出するスイッチ部とで構成し、前記共通電極駆動回路は、前記交流駆動における極性に応じて順次上昇あるいは低下するランプ駆動電圧を前記共通電極へ送出する構成にする、ことを特徴とするアクティブマトリクス型液晶ディスプレイ。

【請求項 2】 前記各画素電極に対して補助容量と該補助容量に電圧を印加するための補助容量線とをそれぞれ設け、

前記各補助容量線には前記ランプ駆動電圧を印加する構成にしたことを特徴とする請求項 1 のアクティブマトリクス型液晶ディスプレイ。

【請求項 3】 前記データ信号線及び前記走査信号線のいずれか一方またはその両方の幅を前記交差部分のみ細くしたことを特徴とする請求項 1 または 2 記載のアクティブマトリクス型液晶ディスプレイ。

【請求項 4】 前記補助容量線及び前記データ信号線の交差部分において該補助容量線及び該データ信号線のいずれか一方またはその両方の幅を太くしたことを特徴とする請求項 2 記載のアクティブマトリクス型液晶ディスプレイ。

プレイ。

【請求項 5】 前記走査信号回路は、交流駆動するその極性に応じて順次上昇あるいは低下するランプ駆動電圧を生成するランプ電圧駆動部と、前記走査信号に前記ランプ駆動電圧を重畳する走査信号変換部とで構成することを特徴とする請求項 1 または 2 記載のアクティブマトリクス型液晶ディスプレイ。

【請求項 6】 前記画素電極と該画素電極に薄膜トランジスタを介して接続される走査信号線の前段の走査信号線との間に補助容量を設けたことを特徴とする請求項 5 記載のアクティブマトリクス型液晶ディスプレイ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、アクティブマトリクス型液晶ディスプレイに関するものである。

【0002】

【従来の技術】 従来、このような分野の技術としては、例えば、次のような文献に記載されるものがあった。

文献 1 ; テレビジョン学会誌、42 [1] (1988) P. 10-29

文献 2 ; 電子技術、(1993-6.) P. 45-49
 アクティブマトリクス型液晶パネルは、フルカラー画像表示性能が優れているため注目され、種々の提案がなされている。以下、図面を参照しつつ、代表的なアクティブマトリクス型液晶パネルとして知られる薄膜トランジスタ (Thin Film Transistor、以下 TFT という) 及び液晶表示素子 (以下、LCD という) を組合せて構成した TFT-LCD の概略を説明する。図 2 は、前記文献 1 に記載された従来の TFT-LCD の概略の構造を示す斜視図である。アクティブマトリクス型液晶パネルの一つである TFT-LCD では、例えば透明な背面基板 10 と前面基板 20 とが対向配置されている。背面基板 10 上には、複数のデータ信号線 DL-i (i は 1 から m の整数) と複数の走査信号線 SSL-j (j は 1 から n の整数) が絶縁層を介して互いに交差配置され、その交点に各画素電極 11 に対応したスイッチング素子として TFT 12 がそれぞれ接続されている。前面基板 20 上には、各表示セルの画素電極 11 と対向する部分に、表示色に対応する赤 (R)、緑 (G)、青 (B) のカラーフィルタ 21 が設けられ、さらにその上に透明な共通電極 (以下、コモン電極という) 22 が設けられている。背面基板 10 及び前面基板 20 の両表面には、適当な方向に配向処理された配向膜が設けられ、それら両基板 10、20 の配向膜が、液晶層 30 を介して対向配置され、両基板間はその周囲が封止されている。さらに、背面基板 10 及び前面基板 20 の背面には、互いの偏光軸が平行あるいは垂直になるように偏光膜 13、23 がそれぞれ貼り付けられている。このような各 TFT-LCD では、背面基板 10 の裏側からバックライト BL を当て、各 TFT 12 を介して与えられた画素電極 11 の

電圧とコモン電極 22 の電圧とのそれぞれの電位差により、それら両電極 11、22 間に挟まれた液晶層 30 の液晶をスイッチングして画像表示をするようになっている。

【0003】図 3 は、図 2 に示す TFT-LCD において、2 枚の偏光膜 13、23 をその偏光軸方向が平行になるように貼り付けた構成にした場合の TN (Twisted Nematic) 液晶セルの電気-光学特性を示す図である。TFT-LCD に使用される TN 液晶セルは、画素電極 11 の電圧 V_P とコモン電極 22 の電圧 V_{COM} とのデータ電位差に対して、光透過率が急激に増加する閾値電圧 V_{TH} と、光透過率の変動が無くなる飽和電圧 V_{SAT} が存在し、 $V_{TH} \sim V_{SAT}$ の電圧範囲 ΔV においては、電圧変動によって光透過率の変化が起きる。また、図示していないが、TN 液晶セルは一方向の電界をかけ続けると応答しなくなる特性を有している。そのため、正極性と負極性の書込みを交互に行う必要がある。完全なオン状態を達成するには、正極性において $V_{SAT} < V_P - V_{COM}$ 、負極性において $V_{SAT} < V_{COM} - V_P$ の電圧条件に設定し、完全なオフ状態を達成するには、正極性において $V_{TH} > V_P - V_{COM}$ 、負極性において $V_{TH} > V_{COM} - V_P$ の電圧条件に設定し、液晶セルのスイッチングを行う。また、階調表示を行う場合、電圧条件は、正極性において $V_{SAT} > V_P - V_{COM} > V_{TH}$ 、負極性において $V_{SAT} > V_{COM} - V_P > V_{TH}$ の条件で、可変制御するように設定される。図 4 は図 2 に示す TFT-LCD を用いた従来のアクティブマトリクス型液晶ディスプレイの概略の回路図である。図 4 に示すように、各 TFT 12 のスイッチング手段として、走査信号線 $SL-j$ には走査信号回路 100 が、データ信号線 $DL-i$ には表示信号回路 200 がそれぞれ接続されている。TFT 12 と、コモン電極 22 との間には、液晶セル 31 が接続されている。

【0004】図 5 は、図 4 中の液晶セルの等価回路を示す図であり、液晶セルの有する寄生容量成分が示されている。各液晶セル 31 は、TFT 12 の寄生容量 C_{gs} と、走査信号線 $SL-j$ 及びコモン電極 22 間に存在する容量 C_{gc} と、データ信号線 $DL-i$ 及びコモン電極 22 間に存在する容量 C_{dc} と、走査信号線 $SL-j$ 及びデータ信号線 $DL-i$ 間に存在する容量 C_{gd} と、画素電極 11 及びコモン電極 22 間に存在する容量 C_{lc} とをそれぞれ有している。図 6 は、図 4 に示すアクティブマトリクス型液晶ディスプレイの駆動タイミングチャートであり、この図を参照しつつ図 4 の動作を説明する。図 4 に示すように、各 TFT 12 のスイッチング手段として設けられた走査信号回路 100 及び表示信号回路 200 のうち、走査信号回路 100 は TFT 12 のゲート選択信号を送出し、走査信号線 $SL-j$ は選択されて時間順次にオン電圧 $V_G(+)$ とオフ電圧 $V_G(-)$ が供給される。さらに、表示信号回路 200 が輝度データ信号を送出し、

正極性の書込み電圧 $V_D(+)$ と負極性の書込み電圧 $V_D(-)$ が、TFT 12 を介して画素電極 11 に供給される。TFT 12 によって書込まれた画素電極 11 の電圧 V_P は、図 6 に示すように、該 TFT 12 のゲート選択信号がオン状態からオフ状態に変化する時に、該選択信号が供給される TFT 12 の寄生容量 C_{gs} の影響により、 ΔV_1 ($\Delta V_1 = (C_{gs}/C_{lc} + C_{gs}) \times (V_G(+)+V_G(-))$) だけ電圧変動を起こす。このために、画素電極 11 とコモン電極 22 との間の電位差が、画素電極 11 の電圧 V_P の変動に対し、正極性の書込み時と負極性の書込み時とで均等になるように、コモン電極 22 に対して電圧 V_{COM} が供給される。

【0005】図 7 は、文献 2 に示された階調表示用の輝度データ信号を出力する図 4 の表示信号回路内のアナログドライバとデジタルドライバの出力段の構成を示す図である。図 7 の (a) は、アナログドライバの出力段の例である。このドライバは、アナログのビデオ信号 AS の電位をホールドするサンプルホールド部を構成する 2 個の容量 41、42 と、バッファ出力部を構成する電流源 43、演算増幅器 44、及びトランジスタ 45 とが備えられ、これらの各要素間の接続を制御する 6 個のスイッチ $SW1 \sim SW6$ を設けている。このアナログドライバは、階調表示における中間調に対応する電圧をアナログ信号 AS として入力し、各画素に割り当てた電圧を出力端子 Out から出力するものである。入力されたビデオ信号 AS は、サンプルホールド部に蓄積された後、バッファ出力部に供給され、バッファ出力部が該ビデオ信号 AS を駆動して出力する機能を有している。このアナログドライバは、アナログバッファで構成されているので、階調の多階調化が図れる反面、演算増幅器 44 を電流源 43 によって駆動するので、消費電力が大きくなるという欠点を有し、駆動回路部の IC 化における高集積化が困難である。

【0006】一方、図 7 の (b) は、8 階調のデジタルドライバの出力段の回路構成例である。デジタルドライバとは、その中間階調に対応する電圧レベルをデジタルコードとして入力し、デジタル/アナログ変換を行って所望の電圧レベルを出力するものである。このデジタルドライバは、クロック信号 CK 及びスタートパルス SP を入力するタイミングジェネレータ 50 と、タイミングジェネレータ 50 からのタイミング信号でデジタルのカラービデオ信号 $DS1$ を順次取込むデータレジスタ 51 を有している。データレジスタ 51 は、ラッチストローブ信号 STB でデータレジスタ 51 の格納しているデータを一斉に取込んで記憶するデータレジスタ 52 に接続され、データレジスタ 52 の出力は、デコード及びデコード結果をシフトするデコード及びレベルシフト回路 53 に接続されている。そのデコード及びレベルシフト回路 53 の出力側は、階調用電圧 $V0 \sim V7$ を入力した 8 個のアナログスイッチ $54-0 \sim 54-7$ を有したデジ

タル／アナログ変換回路 54 に接続されている。デジタル／アナログ変換回路 54 において、デコード及びレベルシフト回路 53 の出力に応じて、外部から供給される 8 レベルの電圧 $V_0 \sim V_7$ がアナログスイッチ 54-0 ～アナログスイッチ 54-7 で選択されて、データに応じた電圧が、出力端子から出力される。この構成のドライバにおいては、出力段がアナログスイッチで構成されるため、消費電力が少なくなる反面、多階調化を図る場合に、階調再現数相当の外部電源の入力を必要とする。そのため、駆動回路の IC 化を行うと IC 内部における電源入力ラインの配線系の占める面積が増大し、経済的でなくなる。

【0007】

【発明が解決しようとする課題】しかしながら、従来のアクティブマトリクス型液晶ディスプレイの階調駆動方法もしくは駆動回路においては、次のような課題があった。アクティブマトリクス型液晶パネルに対する輝度データ信号を、図 7 の (a) に示されるように、アナログで供給する場合、多階調化により高画質化をすることができるが、消費電力が大きいという課題がある。また、図 7 の (b) に示されるように中間調に対応するデジタルコード D S 1 を入力し、デジタル／アナログ変換を行って階調された電圧レベル $V_0 \sim V_7$ を出力する場合、該電圧レベルを生成する外部電源を必要とし、高画質化に伴い、電源ライン等によって高集積化が困難となるという課題があった。即ち、低消費電力で、高画質で、しかも高集積化が可能な液晶ディスプレイ実現できなかった。

【0008】

【課題を解決するための手段】第 1 の発明は、前記課題を解決するために、透光性の背面基板と、絶縁層を介して互いに交差して該背面基板上に配置形成された複数のデータ信号線及び走査信号線と、前記各データ信号線及と走査信号線の交差箇所に各画素電極に対応してそれぞれ接続された複数の薄膜トランジスタと、前記背面基板に対向して配置された透光性の前面基板と、前記前面基板上の各液晶セルの画素電極と対向する部分に設けられた表示色に対応するカラーフィルタと、前記カラーフィルタ上に設けられた透光性の共通電極と、前記背面基板及び前面基板の表面にそれぞれ対向して配設され所定方向に配向処理された配向膜と、前記背面基板及び前面基板側の配向膜間に介装された液晶層と、前記背面基板及び前面基板の背面にそれぞれ貼着された偏光膜とを、有するアクティブマトリクス型液晶パネルと、ビデオ入力信号に応じて前記各液晶セルの駆動電圧を前記データ信号線及び前記薄膜トランジスタを介して前記画素電極にそれぞれ出力する表示信号回路と、前記各薄膜トランジスタの導通状態を制御する走査信号を前記走査信号線にそれぞれ出力する走査信号回路と、前記共通電極を駆動する共通電極駆動回路とを備え、前記アクティブマトリ

クス型液晶パネルを交流駆動し前記入力信号に対応した階調表示を行うアクティブマトリクス型液晶ディスプレイにおいて、次のような手段を設けている。即ち、前記表示信号回路は、前記ビデオ入力信号の階調度に応じたパルス幅を設定するパルス幅変調信号を生成するパルス幅変換部と、該パルス幅変調信号に設定された期間前記液晶セルの駆動電圧を前記データ信号線へ送出し当該前記液晶セルの駆動電圧の送出期間以外はハイインピーダンス状態を前記データ信号線へそれぞれ送出するスイッチ部とで構成し、前記共通電極駆動回路は、前記共通電極には前記交流駆動における極性に応じて順次上昇あるいは低下するランプ駆動電圧を前記共通電極へ送出する構成にしている。

【0009】第 2 の発明は、第 1 発明における前記各画素電極に対して補助容量と該補助容量に電圧を印加するための補助容量線とをそれぞれ設け、前記各補助容量線には前記ランプ駆動電圧を印加する構成にしている。第 3 の発明は、第 1 また第 2 の発明における前記データ信号線及び前記走査信号線のいずれか一方またはその両方の幅を前記交差部分のみ細くしている。第 4 の発明は、第 2 の発明における前記補助容量線及び前記データ信号線の交差部分において該補助容量線及び該データ信号線のいずれか一方またはその両方の幅を太くしている。第 5 の発明は、第 1 または第 2 の発明における前記走査信号回路を、交流駆動するその極性に応じて順次上昇あるいは低下するランプ駆動電圧を生成するランプ電圧駆動部と、前記走査信号に前記ランプ駆動電圧を重ねる走査信号変換部とで構成している。第 6 の発明は、第 5 の発明において、前記画素電極と該画素電極に薄膜トランジスタを介して接続される走査信号線の前段の走査信号線との間に補助容量を設けている。

【0010】

【作用】第 1 の発明によれば、以上のようにアクティブマトリクス型液晶ディスプレイを構成したので、ビデオ入力信号の階調度に応じたパルス幅変調信号が表示信号回路中のパルス幅変換部で生成され、スイッチ部により、そのパルス幅変調信号に設定された期間液晶セルの駆動電圧がデータ信号線へ送出される。また、設定された期間以外では、スイッチ部により、データ信号線及び画素電極はハイインピーダンス状態となる。共通電極には交流駆動における極性に応じて順次上昇あるいは低下するランプ駆動電圧が、共通電極駆動回路から供給される。各 TFT-LCD は、共通電極と画素電極間の電位差に基づいて階調表示を行う。共通電極にはランプ駆動電圧が供給されるので、前記設定された期間の長さによって共通電極と画素電極間の電位差が異なることとなる、即ち、ビデオ入力信号の階調度に応じて、画素電極の電位と共通電極との間の電位差が変化する。また、設定された期間が終了してハイインピーダンス状態となったとき、データ信号線の電位は、データ信号線と共通電極と

の間の配線容量によりランプ駆動電圧に追従して変化する。即ち、この配線容量は、共通電極と画素電極間の電位差の広がりを抑える。

【0011】第2の発明によれば、第1発明における前記各画素電極に対して設けられた補助容量と該補助容量に、ランプ駆動電圧が印加され、補助容量はハイインピーダンス状態のデータ信号線の電圧をランプ駆動電圧に追従して変化させる。第3の発明によれば、データ信号線及び前記走査信号線のいずれか一方またはその両方の幅を前記交差部分のみ細くしている、データ信号線と走査信号線間の配線容量が低減される。第4の発明によれば、第2の発明における前記補助容量線及び前記データ信号線の交差部分において補助容量線及び該データ信号線のいずれか一方またはその両方の幅を太くしているので、補助容量線とデータ信号線間の配線容量が増大する。第5の発明によれば、第1または第2の発明における走査信号線に、ランプ電圧駆動部で生成されたランプ駆動電圧が、走査信号変換部で走査信号線に重畳されて供給される。第6の発明によれば、第5の発明に対して設けられた補助容量に前段の走査信号線によりランプ電圧が印加されるので、データ信号線がハイインピーダンス状態のとき、画素電極の電位がランプ駆動電圧に追従して変化する。従って、前記課題を解決できるのである。

【0012】

【実施例】

第1の実施例

図1は、本発明の第1の実施例のアクティブマトリクス型液晶ディスプレイの概略を示す回路図であり、従来の図4と共通する要素には共通の符号が付されている。このディスプレイは、液晶セル31が $n \times m$ (n, m は、正の整数)個マトリクス状に配置されたTFT-LCD部TC1に対し、複数の走査信号線 $SL-j$ (j は1から n までの整数)を介して時間順次ゲート選択信号である走査信号 $S1-j$ (j は1から n までの整数)を供給する従来の図4と同様の走査信号回路100と、図4と異なり、複数のデータ信号線 $DL-i$ (i は1から m までの整数)を介してパルス幅を階調表示データに応じて変化した輝度データ信号 $S2-i$ (i は1から m までの整数)を各液晶セル31へそれぞれ供給する表示信号回路300とを、備えている。一方、TFT-LCD部TC1は、従来の図2と同様の構成である。即ち、TFT-LCDにおいて、背面基板10と前面基板20とが対向配置されている。背面基板10上には、複数のデータ信号線 $DTL1$ と複数の走査信号線 $SL-j$ と画素電極11とTFT12とが、接続されている。前面基板20上には、各表示セルの画素電極11と対向する部分に、表示色に対応する赤、緑、青のカラーフィルタ21が備えられ、さらにその上に透明な共通電極22が、設けられている。

【0013】背面基板10及び前面基板20の両表面には、適当な方向に配向処理された配向膜が設けられ、それら両基板10、20の配向膜が、液晶層30を介して対向配置され、両基板間はその周囲が封止されている。さらに、背面基板10及び前面基板20の背面には、互いの偏光軸が平行あるいは垂直になるように偏光膜13、23が、図2と同様に、それぞれ貼り付けられている。また、このディスプレイでは共通電極22が、共通電極駆動回路であるランプ電圧発生回路400に接続されている。ランプ電圧発生回路400は、ランプ波形のランプ駆動電圧を供給するものである。

【0014】図8は、図1中の表示信号回路を示す構成ブロック図であり、図9は、図8中のパルス変換部の1出力を示す回路図である。表示信号回路300は、デジタルの階調表示データ DS と複数の制御信号を入力するパルス幅変換部310と、基準電圧 V_s を入力するアナログスイッチで構成されたスイッチ部320とを備え、階調表示データ DS の重み付けに応じたパルス幅の出力期間のだけ基準電圧 V_s 、他の期間はハイインピーダンス状態となる各輝度データ信号 $S2-i$ をデータ信号線 $DL-i$ にそれぞれ送出する構成である。パルス幅変換回路310は、図9に示すように、各表示セルごとの N ビットの重み付けを有する階調表示データ $D1 \sim DN$ を取り込み信号 $LOAD$ に同期して格納するラインメモリ回路311と、信号 $LOAD$ の反転信号でクリアされパルス幅制御クロック信号 CPG に同期してカウントアップするクロック数カウンタ312とを、有している。ラインメモリ回路311及びクロック数カウンタ312の出力側には、一致回路313が備えられ、クロック数カウンタ312の N 個の出力端子 $q1 \sim qN$ は、インバータ $I1 \sim IN$ を介して一致回路313中の2入力排他的論理和ゲート $G1 \sim GN$ の各1つの入力端子にそれぞれ接続されている。また、ラインメモリ回路311の各出力端子 $Q1 \sim QN$ は、直接ゲート $G1 \sim GN$ の他方の入力端子にそれぞれ接続されている。一致回路313中は、ANDゲート G_a を有し、各ゲート $G1 \sim GN$ の出力と前記クロック信号 CPG とが、入力側に接続されている。ANDゲート G_a の出力は、フリップフロップ314のリセット端子 R に接続され、フリップフロップ314のセット端子には、取り込み信号 $LOAD$ が入力されている。フリップフロップ314は、パルス幅変調信号 $PO-i$ を送出するものであり、フリップフロップ314の出力が、スイッチ部320に接続されている。スイッチ部320は、複数のデータ信号線 $DL-i$ に対応する複数のアナログスイッチ $SW320-j$ で構成されている。各スイッチ $SW320-j$ (j は1から m までの整数)は、パルス幅変調信号 $PO-i$ に基づいて、各データ信号線 $DTL1$ にそれぞれ接続されたアナログスイッチ $SW320-j$ の開閉期間が制御される構成である。各スイッチ $SW320-j$ は、一方に基準電圧 V_s 、他方に各セル

に対応するデータ信号線 $DL-i$ が接続され、階調表示データの重み付けに応じたパルス幅期間だけオン状態となり、各データ信号線 $DL-i$ に対して基準電圧 V_s を供給する機能をそれぞれ有している。そして、各スイッチ $SW320-j$ は、パルス幅期間以外で、データ信号線 $DL-i$ をそれぞれハイインピーダンス状態とするものである。

【0015】図10は、図1中のランプ電圧発生回路を示す回路図である。この回路は、コモン電極22へランプ波形の電圧 V_{com} を送出する回路で、ランプ電圧の最大値及び最小値をそれぞれ設定する電圧 $V_{dd1}(+)$ と $V_{dd1}(-)$ 間に接続された2つの直列のスイッチ401、402を有している。直列のスイッチ401、402の接続ノードは、抵抗403に接続され、その抵抗403は2入力の第1の演算増幅器404の(-)入力端子に接続されている。演算増幅器404の(+)入力端子は接地されている。抵抗403は、スイッチ405の開閉に伴い接地される接続であり、演算増幅器404の出力はキャパシタ406を介して(-)入力端子に負帰還されている。図10のランプ電圧発生回路400は、また、ランプ波形の直流成分電圧を設定する基準電圧 $V_{dd2}(+)$ 及び $V_{dd2}(-)$ 間に接続された可変抵抗407を有し、可変抵抗407で分圧された電圧が第2の演算増幅器408の(+)入力端子に入力されている。演算増幅器408の(-)入力端子は、演算増幅器408の出力が負帰還されてボルテージフォロワ回路を構成し、負荷による変動のない電圧レベルが生成される構成である。各演算増幅器404、408の出力は、それぞれ抵抗409、410を介して、2入力の第3の演算増幅器411の(-)入力端子に接続されて加算回路が構成され、その演算増幅器411の(+)入力端子は接地されている。演算増幅器411の出力は、パワーMOSバッファ412に接続され、出力電流の十分にとれるパワーMOSバッファ412を介してランプ波形の電圧 V_{com} が送出される構成である。即ち、このランプ電圧発生回路400は、3つのスイッチ401、402、405と、演算増幅器404と、抵抗403と、容量406とでランプ波形を形成し、2個の演算増幅器408、411と2個の抵抗409、410と可変抵抗407とで、電圧レベルを設定し、パワーMOSバッファ412により、それぞれの電圧レベルに設定されたランプ駆動電圧 V_{com} を変換電源電圧としてコモン電極22に供給するものである。

【0016】図11は、図1中の液晶セルの電圧波形を示す図であり、パルス幅変調信号 $PO-i$ と走査信号線 $SL-j$ の電圧 X_i と、データ信号線 $DL-i$ の電圧 Y_i と、コモン電極22の電圧 V_{com} と、画素電極11の電圧 V_p と、画素電極11とコモン電極22間の電位差 V_{lc} とが、示されている。この図を参照しつつ、図1の TFT-LCDディスプレイの動作を説明する。走査信号回路100は、走査を行って時間順次各走査信号線 S

$L-j$ をオン状態にして活性化する。液晶セルの各 TFT12に接続された走査信号線 $SL-j$ の電圧 X_i は、図11に示すように、1走査期間“H”となる。表示信号回路300において、階調表示データ $D_1 \sim D_N$ がラインメモリ回路311に蓄積され、その階調表示データ $D_1 \sim D_N$ は、取り込み信号 $LOAD$ に同期して一致回路31内のゲート $G_1 \sim G_N$ の各入力端子に送出される。それとともにクロック数カウンタ312とフリップフロップ314は、信号 $LOAD$ に同期して初期化され、クロック数カウンタ312がパルス幅制御クロック CPG をカウントアップする。一致回路は、階調表示データとクロック数カウンタ312の出力を比較し、一致時点でフリップフロップ314の初期状態の例えば“1”から“0”に変化させる。即ち、パルス幅変換回路310が階調表示データを、その重み付けに応じた期間だけオン信号となるパルス幅変調信号 $PO-i$ に変換する。スイッチ部320内の各スイッチ $SW320-j$ は、パルス幅変調信号 $PO-i$ に基づいて開閉期間が制御され、図11のように、導通状態のとき基準電圧 V_s を出力する。そして、各スイッチ $SW320-j$ は開放のとき、データ信号線 $DL-i$ をそれぞれハイインピーダンス状態とする。即ち、表示信号回路300のパルス幅変換回路310から各中間階調値に応じたパルス幅変調信号 $PO-i$ が、図11中の期間 t_w だけアナログスイッチ320-1～320-mにそれぞれ供給され、各アナログスイッチ320-1～320-mは、書き込み期間 t_w に基準電圧 V_s となる輝度データ信号 Y_i を各信号線 $DL-i$ に対して供給する。期間 t_w が終了するとデータ信号線 $DL-i$ は、ハイインピーダンス状態となるので、データ信号線 $DL-i$ に付随する配線容量に蓄積された電荷によって電圧が保持される。

【0017】一方、ランプ電圧発生回路400において、ランプ波形を生成する際に、スイッチ405だけがオン状態とされることにより、演算増幅器404は、(-)入力端子と(+)入力端子が同電位となって初期値の出力を0Vに設定する。抵抗403と容量406は積分回路を構成し、スイッチ405をオフ状態、及びスイッチ402をオン状態とすることにより、演算増幅器404の出力を、0Vから電圧 $V_{dd1}(+)$ に上昇させてランプ波形を生成する。抵抗403と容量406の積分回路は、また、スイッチ405をオフ状態及びスイッチ401をオン状態とすることにより、演算増幅器404の出力を0Vから電圧 $V_{dd1}(-)$ に向かって降下させる。そして、3つスイッチ401、402、405は、任意の時間経過後にスイッチ401または402をオフ状態としてスイッチ405をオン状態とすることで、初期状態にもどす。このように、ランプ発生回路400は、各スイッチ401、402、405を制御し、抵抗403と容量406で、設定される時定数を最適化することで、正極性或いは負極性に対応して所望の電位勾配を有したラ

ンプ波形の電圧 V_{com} をコモン電極 22 に供給する。コモン電極 22 には、ランプ駆動電圧が供給され、データ信号線 $DL-i$ とコモン電極 22 間に存在する配線容量 C_{dc} が、データ信号線 $DL-i$ にランプ駆動電圧を誘導する。即ち、ハイインピーダンス状態のデータ信号線 $DL-i$ の電圧 Y_i は、ランプ駆動電圧波形に追従して電圧変化を起こす。期間 t_w の終了直後からのランプ駆動電圧の変化量を ΔV_{com} とすると、データ信号線 $DL-i$ の電圧変化量 ΔV_D は、 $\Delta V_D = \Delta V_{com} \times (C_{dc} / (C_{dc} + C_{gd}))$ となる。即ち、データ信号線 $DL-i$ 10 及とコモン電極 22 間の配線容量 C_{dc} と、走査信号線 $SL-j$ とデータ信号線 $DL-i$ 間の配線容量 C_{gd} との、2つの配線容量の分圧値が、データ信号線 $DL-i$ の電圧 Y_i の変化量に相当する。

【0018】また、TFT12によって書込まれた画素電極 11 の電圧 V_p は、走査信号線 $SL-j$ の電圧がオン状態からオフ状態に変化するとき、TFT12の寄生容量 C_{gs} の影響で $\Delta V_i = (C_{gs} / (C_{lc} + C_{gs})) \times (V_{g(+)} - V_{g(-)})$ だけ、電圧変動を起こす。そのため、画素電極 11 とコモン電極 22 間の電位差 V_{lc} が、正極性及び負極性の書込み時で均等になるように、コモン電極 22 に対して与えられる電圧 V_{com} の中心値が調整されている。画素電極 11 の電圧 V_p とコモン電極 22 に TFT12 を介して与えられる電圧 V_{com} によって、電位差 V_{lc} は期間 t_w の長さに対応して電圧変化をする。期間 t_w 終了後、電位差 V_{lc} は一定レベルを保ち、1 走査時間が終了した時、電圧変化をする波形となる。この電位差 V_{lc} に基づいて液晶パネルの表示が行われる。以上のように、本実施例では、表示信号回路 30 0 から階調値に応じて設定された期間 t_w のパルス幅の信号を送出し、他の期間にはハイインピーダンスとなる信号 Y_i をデータ信号線 $DL-i$ に供給すると共に、コモン電極 22 にランプ駆動電圧 V_{com} を印加する構成にしたので、各階調値毎の電源を必要とせずに多階調の表示を実現できる。また、表示信号回路 30 0 の出力段をアナログスイッチで構成することができるので、低消費電力でかつ多階調表示を可能とするディスプレイを実現できる。

【0019】第2の実施例

図 12 は、本発明の第 2 の実施例のアクティブマトリクス型液晶ディスプレイの概略を示す回路図であり、第 1 の実施例の図 1 中の要素と共通の要素には共通の符号が付されている。この液晶ディスプレイの回路は、図 1 と異なる TFT-LCD 部 TC2 を備えている以外は、第 1 の実施例と同様の構成である。TFT-LCD 部 TC2 は、第 1 の実施例に TFT-LCD 部 TC1 の各画素電極 11 の背面に絶縁膜を介して図示しない補助容量電極を設け、各データ信号線 $DL-i$ と絶縁層 (図示せず) を介して直行配置されて補助容量電極に接続される補助容量線 CL をそれぞれ設け、該各補助容量電極/絶縁膜

/画素電極 4 によって補助容量 C_h をそれぞれ形成し、補助容量線 CL にはコモン電極 22 の電位 V_{com} を印加するようにしている。

【0020】次に、図 12 の液晶ディスプレイの動作を説明する。第 1 の実施例と同様に、走査を行って時間順次各走査信号線 $SL-j$ をオン状態にして活性化する。表示信号回路 30 0 において、パルス幅変換回路 31 0 が階調表示データを、その重み付けに応じた期間だけオン信号となるパルス幅変調信号 $PO-i$ に変換する。スイッチ部 32 0 内の各スイッチ 320-j は、図 11 のように、導通状態のとき基準電圧 V_s を出力する。そして、各スイッチ 320-j は開放のとき、データ信号線 $DL-i$ をそれぞれハイインピーダンス状態とする。即ち、表示信号回路 30 0 のパルス幅変換回路 31 0 から各中間階調値に応じたパルス幅変調信号 $PO-i$ が、アナログスイッチ 320-1 ~ 320-m にそれぞれ供給され、各アナログスイッチ 320-1 ~ 320-m は、書き込み期間 t_w に基準電圧 V_s となる輝度データ信号 Y_i を各信号線 $DL-i$ に対して供給する。期間 t_w が終了するとデータ信号線 $DL-i$ は、ハイインピーダンス状態とされる。ハイインピーダンス状態となると、データ信号線 $DL-i$ は、付随する配線容量に蓄積された電荷によって電圧が保持される。ここで、コモン電極 22 と補助容量線 CL にはランプ電圧が供給されているので、データ信号線 $DL-i$ とコモン電極 22 間の配線容量及びデータ信号線 $DL-i$ と補助容量線 CL 間の配線容量 C_s を介して、データ信号線 $DL-i$ にランプ電圧が供給される。ハイインピーダンス状態におけるデータ信号線 $DL-i$ の電圧 Y_i は、ランプ電圧発生回路 40 0 の波形に追従して電圧変化を起こす。

【0021】書き込み期間 t_w の終了直後からのランプ駆動電圧の変化量を ΔV_{com} 、及び各データ信号線と補助容量線 CL 間の配線容量を C_{ds} とのすると、データ信号線 $DL-i$ の電圧変化量 ΔV_{D1} は、 $\Delta V_{D1} = \Delta V_{com} \times ((C_{dc} + C_{ds}) / (C_{dc} + C_{ds} + C_{gd}))$ となる。そのため、第 1 の実施例よりも、データ信号線 $DL-i$ と走査信号線 $SL-j$ との間の配線容量 C_{gd} の分圧値が小さくなり、期間 t_w が終わった直後のデータ信号線 $DL-i$ の電圧 Y_i とコモン電極 22 の電圧 V_{com} との電位差と、走査信号線 $SL-j$ がオフ状態となったときのその電圧 Y_i と電圧 V_{com} との電位差との差 V_{lc} が、第 1 の実施例よりもさらに小さくなる。走査信号線 $SL-j$ の電圧がオン状態からオフ状態に変化するとき、TFT12によって書込まれた画素電極 11 の電圧 V_p は、走査信号線 $SL-j$ の電圧がオン状態からオフ状態に変化するとき、TFT12の寄生容量 C_{gs} の影響で、電圧変動を起こす。そのため、画素電極 11 とコモン電極 22 間の電位差 V_{lc} が、正極性及び負極性の書込み時で均等になるように、コモン電極 22 に対して与えられる電圧 V_{com} の中心値が調整される。画素電極 11 の電圧 V_p

とコモン電極 22 に T F T 1 2 を介して与えられる電圧 V_{com} によって、電位差 V_{lc} は期間 t_w の長さに対応して電圧変化をする。期間 t_w 終了後、電位差 V_{lc} は一定レベルを保ち、1 走査時間が終了した時、電圧変化をする波形となる。この電位差 V_{lc} に基づいて液晶パネルの表示が行われる。以上説明したように、液晶パネルの各画素電極 11 に補助容量 C_h を設け、各補助容量 C_h に対して補助容量線 C_L を介してランプ駆動電圧を印加したので、データ信号線 $D L-i$ に付随する配線容量によってランプ駆動電圧の波形に追従させる第 1 の実施例よりもハイインピーダンス状態において画素電極 11 の電位 V_p を確実にランプ駆動電圧の波形と同等に追従して変化させることができ、表示品質の高い高画質のアクティブマトリクス型液晶ディスプレイを実現することができるという利点がある。

【0022】第 3 の実施例

図 1 3 は、本発明の第 3 の実施例のアクティブマトリクス型液晶ディスプレイの概略を示す回路図であり、第 1 の実施例の図 1 中の要素と共通の要素には共通の符号が付されている。この液晶ディスプレイは、図 1 と異なる T F T-L C D 部 T C 3 を備えている以外は、第 1 の実施例と同様の構成である。図 1 4 は、図 1 3 の T F T-L C D を説明する図であり、従来の図 5 と共通の要素には共通の符号が付されている。本実施例は、第 1 の実施例と異なり、第 1 の実施例の直交配置された各データ信号線 $D L-i$ と走査信号線 $S L-j$ の交差した部分において、図 1 4 のように、データ信号線 $D L-i$ と走査信号線 $S L-j$ の両方或いは一方を細く形成している。そのため、データ信号線 $D L-i$ と走査信号線 $S L-j$ 間の配線容量 C_{gd1} は、第 1 の実施例における対応する配線容量 C_{gd} よりも、減少する構成となっている。

【0023】次に、図 1 3 の型液晶ディスプレイの動作を説明する。第 1 の実施例と同様に、走査を行って時間順次各走査信号線 $S L-j$ をオン状態にして活性化する。表示信号回路 300 において、パルス幅変換回路 310 が階調表示データを、その重み付けに応じた期間だけオン信号となるパルス幅変調信号 $P O-i$ に変換する。スイッチ部 320 内の各スイッチ 320-j は、図 1 1 のように、導通状態のとき基準電圧 V_s を出力する。そして、各スイッチ 320-j は開放のとき、データ信号線 $D L-i$ をそれぞれハイインピーダンス状態とする。即ち、表示信号回路 300 のパルス幅変換回路 310 から各中間階調値に応じたパルス幅変調信号 $P O-i$ が、アナログスイッチ 320-1 ~ 320-m にそれぞれ供給され、各アナログスイッチ 320-1 ~ 320-m は、書き込み期間 t_w に基準電圧 V_s となる輝度データ信号 Y_i を各信号線 $D L-i$ に対して供給する。期間 t_w が終了するとデータ信号線 $D L-i$ は、ハイインピーダンス状態とされる。ハイインピーダンス状態となると、データ信号線 $D L-i$ に付随する配線容量に蓄積

された電荷によって電圧が保持される。ここで、コモン電極 22 には、ランプ電圧が供給されているので、データ信号線 $D L-i$ とコモン電極 22 間の配線容量 C_{dc} を介してデータ信号線 $D L-i$ にランプ電圧が供給される。ハイインピーダンス状態におけるデータ信号線 $D L-i$ の電圧 Y_i は、ランプ電圧発生回路 400 の波形に追従して電圧変化を起こす。

【0024】書き込み期間 t_w の終了直後からのランプ駆動電圧の変化量を ΔV_{com} とすると、データ信号線 $D L-i$ の電圧変化量 ΔV_{D2} は、 $\Delta V_{D2} = \Delta V_{com} \times (C_{dc} / (C_{dc} + C_{gd1}))$ となる。データ信号線 $D L-i$ に付随する配線容量は、図 1 3 のように、データ信号線 $D L-i$ とコモン電極 22 間の配線容量 C_{dc} と、データ信号線 $D L-i$ と走査信号線 $S L-j$ 間の配線容量 C_{gd1} であるが、配線容量 C_{gd1} は第 1 の実施例の配線容量 C_{gd} よりも小さいので、配線容量 C_{dc} が支配的となる。そして、 $C_{dc} \gg C_{gd1}$ となるので $\Delta V_{D2} = \Delta V_{com}$ となり、期間 t_w が終わった直後のデータ信号線 $D L-i$ の電圧 Y_i とコモン電極 22 の電圧 V_{com} の電位差と、走査信号線 $S L-j$ がオフ状態となったときのその電圧 Y_i と電圧 V_{com} の電位差との差が、小さくなる。走査信号線 $S L-j$ の電圧がオン状態からオフ状態に変化するとき、T F T 1 2 によって書込まれた画素電極 11 の電圧 V_p は、T F T 1 2 の寄生容量 C_{gs} の影響で、電圧変動を起こす。そのため、画素電極 11 とコモン電極 22 間の電位差 V_{lc} が、正極性及び負極性の書込み時で均等になるように、コモン電極 22 に対して与えられる電圧 V_{com} の中心値が調整される。画素電極 11 の電圧 V_p とコモン電極 22 に T F T 1 2 を介して与えられる電圧 V_{com} によって、電位差 V_{lc} は期間 t_w の長さに対応して電圧変化をする。期間 t_w 終了後、電位差 V_{lc} は一定レベルを保ち、1 走査時間が終了した時、電圧変化をする波形となる。この電位差 V_{lc} に基づいて液晶パネルの表示が行われる。以上のように、本実施例では、第 1 の実施例に対して各データ信号線 $D L-i$ と走査信号線 $S L-j$ の交差した部分において、データ信号線 $D L-i$ と走査信号線 $S L-j$ の両方或いは一方を細く形成し、データ信号線 $D L-i$ と走査信号線 $S L-j$ 間の配線容量 C_{gd1} が減少する。そのため、ハイインピーダンス状態において画素電極 11 の電位 V_p を確実にランプ駆動電圧の波形と同等に追従して変化させることができ、第 1 の実施例の利点に加えて、表示品質の高い高画質のアクティブマトリクス型液晶ディスプレイを実現することができる。

【0025】第 4 の実施例

図 1 5 は、本発明の第 4 の実施例のアクティブマトリクス型液晶ディスプレイの概略を示す回路図であり、第 1 の実施例及び第 2 の実施例の図 1、図 1 2 中の要素と共通の要素には共通の符号が付されている。この液晶ディスプレイは、図 1 と異なる T F T-L C D 部 T C 4 を備

えいる以外は、第1、第2の実施例と同様の構成である。図16は、図15のTFT-LCDを説明する図である。本実施例は、各液晶セルの構造を図14のように、各データ信号線DL-iと走査信号線SL-jの交差した部分において、データ信号線DL-iと走査信号線SL-jの両方或いは一方を第3の実施例と同じく細く形成し、かつ、第2の実施例の図12と同様の構成で補助容量電極と補助容量線CLとを設けて該各補助容量電極／絶縁膜／画素電極11によって補助容量Chをそれぞれ形成し、補助容量線CLにはコモン電極22の電位Vcomを印加するようにしている。

【0026】次に、本実施例の液晶ディスプレイの動作を説明する。第1、第2の実施例と同様に、走査を行って時間順次各走査信号線SL-jをオン状態にして活性化。表示信号回路300において、パルス幅変換回路310が階調表示データを、その重み付けに応じた期間だけオン信号となるパルス幅変調信号PO-iに変換する。スイッチ部320内の各スイッチ320-jは、図11のように、導通状態のとき基準電圧Vsを出力する。そして、各スイッチ320-jは開放のとき、データ信号線DL-iをそれぞれハイインピーダンス状態とする。即ち、表示信号回路300のパルス幅変換回路310から各中間階調値に応じたパルス幅変調信号PO-iが、アナログスイッチ320-1~320-mにそれぞれ供給され、各アナログスイッチ320-1~320-mは、書き込み期間twに基準電圧Vsとなる輝度データ信号Yiを各信号線DL-iに対して供給する。期間twが終了するとデータ信号線DL-iは、ハイインピーダンス状態とされる。ハイインピーダンス状態となると、データ信号線DL-iに付随する配線容量に蓄積された電荷によって電圧が保持される。ここで、コモン電極22と補助容量線CLには、ランプ電圧が供給されているので、データ信号線DL-iとコモン電極22間の配線容量及びデータ信号DL-iと補助容量線CL間の配線容量を介して、データ信号線DL-iにランプ電圧が供給される。ハイインピーダンス状態におけるデータ信号線DL-iの電圧Yiは、ランプ電圧発生回路400の波形に追従して電圧変化を起こす。

【0027】書き込み期間twの終了直後からのランプ駆動電圧の変化量を ΔV_{com} 、及び各データ信号線と補助容量線CL間の配線容量をCdsとのすると、データ信号線DL-iの電圧変化量 ΔV_{D3} は、 $\Delta V_{D3} = \Delta V_{com} \times ((C_{Dc} + C_{Ds}) / (C_{Dc} + C_{Ds} + C_{Gd1}))$ となる。データ信号線DL-iに付随する配線容量は、図14のように、データ信号線DL-iとコモン電極22間の配線容量Cdcと、データ信号線DL-iと走査信号線SL-j間の配線容量Cgd1と、データ信号線DL-iと補助容量間の配線容量Cdsとなり、第3の実施例よりもさらに配線容量Cgd1の影響が小さくなる。そのため、期間twが終わった直後のデータ信号線DL-iの

電圧Yiとコモン電極22の電圧Vcomの電位差と、走査信号線SL-jがオフ状態となったときのその電圧Yiと電圧Vcomの電位差との差が、さらに小さくなる。走査信号線SL-jの電圧がオン状態からオフ状態に変化するとき、TFT12によって書込まれた画素電極11の電圧Vpは、TFT12の寄生容量Cesの影響で、電圧変動を起こす。そのため、画素電極11とコモン電極22間の電位差Vlcが、正極性及び負極性の書込み時で均等になるように、コモン電極22に対して与えられる電圧Vcomの中心値が調整される。画素電極11の電圧Vpとコモン電極22にTFT12を介して与えられる電圧Vcomによって、電位差Vlcは期間twの長さに対応して電圧変化をする。期間tw終了後、電位差Vlcは一定レベルを保ち、1走査時間が終了した時、電圧変化をする波形となる。この電位差Vlcに基づいて液晶パネルの表示が行われる。

【0028】以上のように、本実施例では、第1の実施例に対して各データ信号線DL-iと走査信号線SL-jの交差した部分において、データ信号線DL-iと走査信号線SL-jの両方或いは一方を細く形成し、かつ、第2の実施例と同様の構成で補助容量電極と補助容量線CLと補助容量Chとをそれぞれ形成し、補助容量線CLにはコモン電極22の電位Vcomを印加するようにしている。そのため、データ信号線DL-iと走査信号線SL-j間の配線容量Cgd1の影響が第3の実施例よりさらに減少する。そのため、ハイインピーダンス状態において画素電極11の電位Vpを確実にランプ駆動電圧の波形と同等に追従して変化させることができ、表示品質の高い高画質のアクティブマトリクス型液晶ディスプレイを実現することができる。

【0029】第5の実施例

図17は、本発明の第5の実施例のアクティブマトリクス型液晶ディスプレイの概略を示す回路図であり、第1の実施例の図1中の要素と共通の要素には共通の符号が付されている。この液晶ディスプレイには、第1の実施例の図1と異なる走査信号回路500が備えられ、他の回路は、第1の実施例と同様の構成である。図18は、図17中の走査信号回路を示す構成ブロック図である。この走査信号回路500は、ランプ電圧駆動部である変換部510と、変換部510の出力側に接続された走査信号変換部である走査信号ドライバ520で構成されている。走査用制御信号SCを入力端子から入力する制御信号変換部511と走査用電源電位Vに接続された電源電圧変換部512とを備えている。制御信号変換回路511と電源電圧変換回路512の出力が、それぞれ走査信号ドライバ520に供給される構成である。

【0030】図19は、図18中の制御信号変換回路の構成を示す回路図である。この制御信号変換回路511は、ロジック電源Vl、及び変換ロジック電源Vcl(+), Vcl(-)が印加される2つのフォトコブラ5

11a, 511bを備えている。これらのフォトキャパ
511a, 511bは、走査クロック信号CKと走査デ
ータ信号DTをそれぞれ入力し、変換ロジック電源レ
ベル $V_{cl}(+)$, $V_{cl}(-)$ に電圧シフトさせた変換走査クロ
ック信号HCK及び変換走査データ信号HDTを生成
し、それらを該ドライバ部520に供給する機能を有し
ている。一方、電源電圧変換回路512は、図10のラ
ンプ電圧発生回路400と同様の構成であり、ランプ駆
動電圧をドライバ部520に供給する機能を有してい
る。走査信号ドライバ520は、極性に依りて変換走査
クロック信号及び変換走査データ信号にランプ波形を重
疊して各走査信号線SL-jに送出する。

【0031】次に、図20は、図17中の液晶セルの電
圧波形を示す図であり、この図を参照しつつ図17の液
晶ディスプレイの動作を説明する。表示信号回路300
において、パルス幅変換回路310が階調表示データ
を、その重み付けに応じた期間だけオン信号となるパル
ス幅変調信号PO-iに変換する。スイッチ部320内
の各スイッチ320-jは、図20のように、導通状態
のとき基準電圧 V_s を出力する。そして、各スイッチ3
20-jは開放のとき、データ信号線DL-iをそれぞ
れハイインピーダンス状態とする。即ち、表示信号回路
300のパルス幅変換回路310から各中間階調値に応
じたパルス幅変調信号PO-iが、アナログスイッチ3
20-1~320-mにそれぞれ供給され、各アナログ
スイッチ320-1~320-mは、書き込み期間tw
に基準電圧 V_s となる輝度データ信号Yiを各信号線D
L-iに対して供給する。期間twが終了するとデータ
信号線DL-iは、ハイインピーダンス状態とされる。
ハイインピーダンス状態となると、データ信号線DL-i
に付随する配線容量に蓄積された電荷によって電圧が
保持される。

【0032】データ信号線DL-iに付随する配線容量
は、データ信号線DL-iとコモン電極22間の容量C
ocと、データ信号線DL-iと走査信号線SL-j間の
容量Cgdであら、走査信号線SL-jには、ランプ駆動
電圧を重畳した電圧Xjが供給され、データ信号線DL
-iに付随するすべての配線容量にランプ駆動電圧が供
給されたことになる。そのため、ハイインピーダンス状
態において、データ信号線DL-iにランプ電圧が供給
され、データ信号線DL-iの電圧Yiは、ランプ電圧
発生回路400の波形に追従して電圧変化を起こす。期
間twが終わった直後のデータ信号線DL-iの電圧Y
iとコモン電極22の電圧Vcomの電位差と、走査信
号線SL-jがオフ状態となったときのその電圧Yiと電
圧Vcomの電位差とが、同等となる。この状態の電圧V
lcで表示が行われる。走査信号線SL-jの電圧がオン
状態からオフ状態に変化するとき、TFT12によって
書込まれた画素電極11の電圧Vpは、TFT12の寄
生容量Cesの影響で、電圧変動を起こす。そのため、画

素電極11とコモン電極22間の電位差Vlcが、正極性
及び負極性の書き込み時で均等になるように、コモン電
極22に対して与えられる電圧Vcomの中心値が調整され
る。その結果、液晶セルに供給される電圧Vlcは、図2
0のようになる。以上のように、本実施例では、第1の
実施例に対して走査信号線にランプ駆動電圧を重畳した
ので、ハイインピーダンス状態において画素電極11の
電位Vpを確実にランプ駆動電圧の波形と同等に追従し
て変化させることができ、第1の実施例よりもさらに表
示品質の高い高画質のアクティブマトリクス型液晶ディ
スプレイを実現することができる。

【0033】第6の実施例

図21は、本発明の第6の実施例のアクティブマトリ
クス型液晶ディスプレイの概略を示す回路図であり、第5
の実施例の図17中の要素と共通の要素には共通の符号
が付されている。この液晶ディスプレイの回路は図17
と異なり、TFT-LCD部TC2を備えている以外は、
第5の実施例と同様の構成である。TFT-LCD部T
C2は、第2の実施例で用いられたものと同等の構成で
ある。即ち、第5の実施例にTFT-LCD部TC1の
各画素電極11の背面に絶縁膜を介して図示しない補助
容量電極を設け、各データ信号線DL-iと絶縁層（図
示せず）を介して直行配置されて補助容量電極に接続さ
れる補助容量線CLをそれぞれ設け、該各補助容量電極
／絶縁膜／画素電極4によって補助容量Chをそれぞれ
形成し、補助容量線CLにはコモン電極22の電位V
comを印加するようにしている。図21の液晶ディス
プレイの動作は、第5の実施例と同様であるが、データ信
号DL-iと走査信号線SL-jとの間の配線容量Cgd
の分圧値が第5の実施例よりも小さくなり、期間twが
終わった直後のデータ信号線DL-iの電圧Yiとコモ
ン電極22の電圧Vcomとの電位差と、走査信号線SL
-jがオフ状態となったときのその電圧Yiと電圧V
comとの電位差との差が、第5の実施例よりもさらに小
さくなる。以上のように、第5の実施例に対して液晶パ
ネルの各画素電極11に補助容量Chを設け、その補助
容量Chに対して補助容量線CLを介してランプ駆動電
圧を印加したので、データ信号線DL-iに付随する配
線容量によってランプ駆動電圧の波形に追従させる第5
の実施例よりもハイインピーダンス状態において画素電
極11の電位Vpを確実にランプ駆動電圧の波形と同等
に追従して変化させることができ、表示品質の高い高画
質のアクティブマトリクス型液晶ディスプレイを実現す
ることができるという利点がある。

【0034】第7の実施例

図22は、本発明の第7の実施例のアクティブマトリ
クス型液晶ディスプレイの概略を示す回路図であり、第5
の実施例の図17中の要素と共通の要素には共通の符号
が付されている。この液晶ディスプレイは、図17と異
なるTFT-LCD部TC5を備えている以外は、第5の

実施例と同様の構成である。TFT-LCD部TC5は、各画素電極11の背面に絶縁膜を介して図示しない補助容量電極を設け、その補助容量電極に対応する画素電極11とTFT12を介して接続される走査信号線SL-jの前段の走査信号線SL-j-1と該補助容量電極とが接続されて補助容量Chが構成されている。即ち、各画素電極と前段の走査信号線SL-j-1間に、補助容量Chが設けられている。図22の液晶ディスプレイの動作は、第5の実施例と同様であるが、補助容量Chには前段の走査信号線SL-j-1からとランプ駆動電圧が印加され、ハイインピーダンス状態のデータ信号DL-iの電位を変動させる。そのため、期間twが終わった直後のデータ信号線DL-iの電圧Yiとコモン電極22の電圧Vcomとの電位差と、走査信号線SL-jがオフ状態となったときのその電圧Yiと電圧Vcomとの電位差との差が、第5の実施例よりもさらに小さくなる。

【0035】以上のように、本実施例では、第5の実施例に対して液晶パネルの各画素電極11に補助容量Chを設け、各補助容量Chに対して前段の走査信号線SL-j-1からとランプ駆動電圧が印加される構成にしている。そのため、データ信号線DL-iに付随する配線容量によってランプ駆動電圧の波形に追従させる第5の実施例よりも、ハイインピーダンス状態において画素電極11の電位Vpを確実にランプ駆動電圧の波形と同等に追従して変化させることができ、表示品質の高い高画質のアクティブマトリクス型液晶ディスプレイを実現することができるという利点がある。なお、本発明は、上記実施例に限定されず種々の変形が可能である。その変形例としては、例えば次のようなものがある。

(1) 第2、第4及び第6の実施例において、補助容量線CL及びデータ信号線DL-iの交差部分において該補助容量線CL及び該データ信号線DL-iのいずれか一方またはその両方の幅を太くすることで、図16に補助容量線CL及びデータ信号線DL-i間の配線容量Csが増加し、さらにデータ信号線DL-iのランプ駆動電圧に対する追従性を良くすることができる。

(2) 第1〜第7の実施例におけるTFT-LCD部TC1〜TC5は、同様の信号線を有する他の構成の液晶ディスプレイにしても、各実施例は適用することができる。

(3) 第1〜第7の実施例における各走査信号回路100、500、表示信号回路300、ランプ電圧発生回路400は、同様の駆動波形を供給する他の回路で構成しても、第1〜第7の実施例と同様に適用ができる。

【0036】

【発明の効果】以上詳細に説明したように、第1の発明によれば、ビデオ入力信号に対応した期間液晶セルの駆動電圧をデータ信号線に供給し、該期間以外ハイインピーダンス状態をデータ信号線に出力する表示信号回路と、共通電極にランプ駆動電圧を供給する共通電極駆動

回路とを、アクティブマトリクス型液晶ディスプレイに備えたので、各データ信号線に対する表示回路の出力段を例えばアナログスイッチで構成することができる。そのため、低消費電力で、高画質で、しかも高集積化が可能な液晶ディスプレイを実現できる。第2の発明によれば、第1の発明のアクティブマトリクス型液晶ディスプレイに補助容量と補助容量線を設け、補助容量線にランプ駆動電圧を印加する構成にしているため、ハイインピーダンス状態におけるデータ信号線のランプ駆動電圧への追従性が良くなり、第1の発明よりも、さらに、高品質で高画質の画像を表示することができる。第3の発明によれば、第1又は第2の発明に対し、データ信号線及び走査信号線のいずれか一方またはその両方の幅をその交差部分のみ細くしている。そのため、各データ信号線及び走査信号の抵抗を上昇させることなく、データ信号線及び走査信号間の配線容量を減じる。したがって、第1又は第2の発明のアクティブマトリクス型液晶ディスプレイよりも、さらに、ハイインピーダンス状態におけるデータ信号線のランプ駆動電圧への追従性が良くなり、高品質で高画質の画像を表示することができる。

【0037】第4の発明によれば、第2の発明における補助容量線及びデータ信号線の交差部分において補助容量線及びデータ信号線のいずれか一方またはその両方の幅を太くしている。そのため、第2の発明のアクティブマトリクス型液晶ディスプレイよりも、さらに、ハイインピーダンス状態におけるデータ信号線のランプ駆動電圧への追従性が良くなり、高品質で高画質の画像を表示することができる。第5の発明によれば、第1または第2の発明における前記走査信号回路を、走査信号にランプ駆動電圧を重畳する構成にしているため、第1又は第2の発明に対して、第1または第2の発明よりもハイインピーダンス状態におけるデータ信号線のランプ駆動電圧への追従性が良くなり、高品質で高画質の画像を表示することができる。第6の発明によれば、第5の発明において、画素電極と画素電極に薄膜トランドスタを介して接続される走査信号線の前段の走査信号線との間に補助容量を設けているため、第5の発明よりも、ハイインピーダンス状態におけるデータ信号線のランプ駆動電圧への追従性が良くなり、高品質で高画質の画像を表示することができる。

【図面の簡単な説明】

【図1】本発明の第1の実施例を示すアクティブマトリクス型液晶ディスプレイの概略の回路図である。

【図2】従来のTFT-LCDの概略の構造を示す斜視図である。

【図3】図2のTN液晶セルの電気-光学特性を示す図である。

【図4】従来のアクティブマトリクス型液晶ディスプレイの概略の回路図である。

【図5】図4中の液晶セルの等価回路を示す図である。

21

【図 6】図 4 に示すアクティブマトリクス型液晶ディスプレイの駆動タイミングチャートである。

【図 7】図 4 の表示信号回路内のアナログドライバとデジタルドライバの出力段の構成を示す図である。

【図 8】図 1 中の表示信号回路を示す構成ブロック図である。

【図 9】図 8 中のパルス変換部の 1 出力を示す回路図である。

【図 10】図 1 中のランプ電圧発生回路を示す回路図である。

【図 11】図 1 中の液晶セルの電圧波形を示す図である。

【図 12】本発明の第 2 の実施例のアクティブマトリクス型液晶ディスプレイの概略を示す回路図である。

【図 13】本発明の第 3 の実施例のアクティブマトリクス型液晶ディスプレイの概略を示す回路図である。

【図 14】図 13 の TFT-LCD を説明する図である。

【図 15】本発明の第 4 の実施例のアクティブマトリクス型液晶ディスプレイの概略を示す回路図である。

【図 16】図 15 の TFT-LCD を説明する図である。

【図 17】本発明の第 5 の実施例のアクティブマトリクス型液晶ディスプレイの概略を示す回路図である。

22

【図 18】図 17 中の走査信号回路を示す構成ブロック図である。

【図 19】図 18 中の制御信号変換回路の構成を示す回路図である。

【図 20】図 17 中の液晶セルの電圧波形を示す図である。

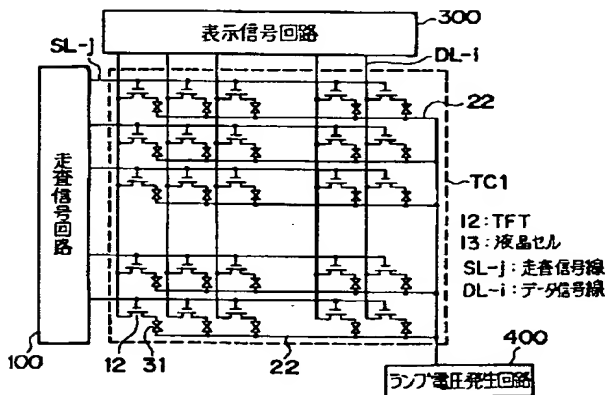
【図 21】本発明の第 6 の実施例のアクティブマトリクス型液晶ディスプレイの概略を示す回路図である。

【図 22】本発明の第 7 の実施例のアクティブマトリクス型液晶ディスプレイの概略を示す回路図である。

【符号の説明】

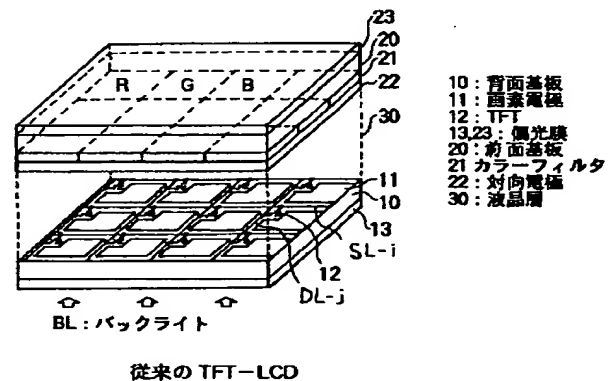
10	背面基板
11	画素電極
12	TFT
13, 23	偏光膜
20	前面基板
21	カラーフィルタ
22	コモン電極
30	液晶層
100, 500	走査信号回路
300	表示信号回路
400	ランプ電圧発生回路
DL-i	データ信号線
SL-j	走査信号線

【図 1】



本発明の第 1 の実施例の液晶ディスプレイ

【図 2】



従来の TFT-LCD

【図 3】

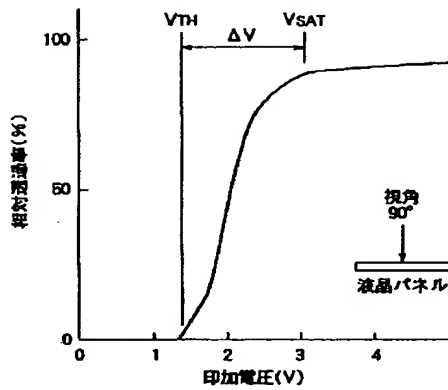
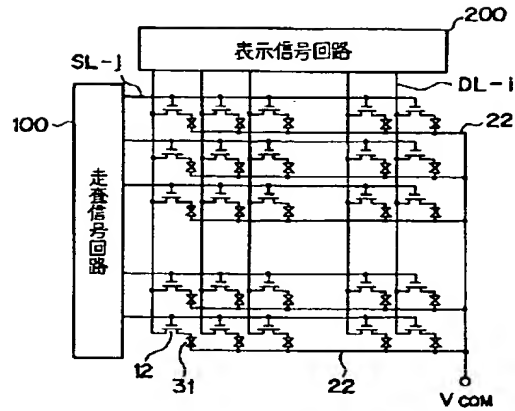


図 2 の TN 液晶セルの電気-光学特性

【図 4】



従来のアクティブマトリクス型液晶ディスプレイ

【図 5】

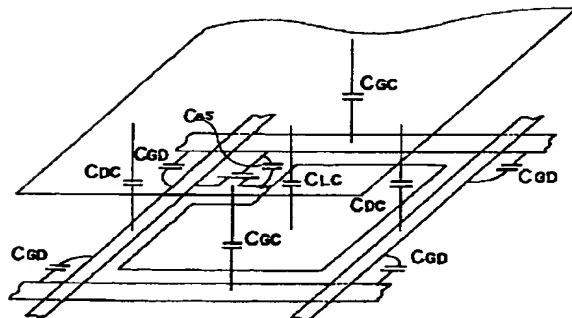


図 4 中の液晶セルの等価回路

【図 6】

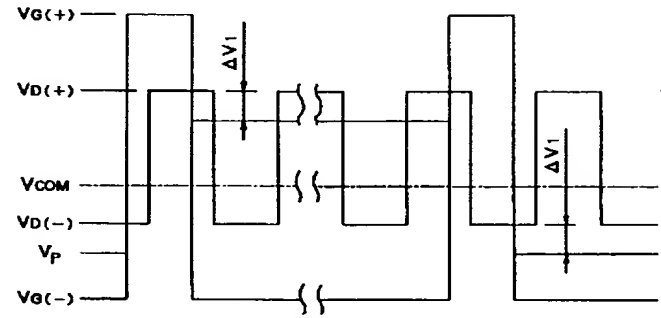


図 4 の駆動タイミング

【図 8】

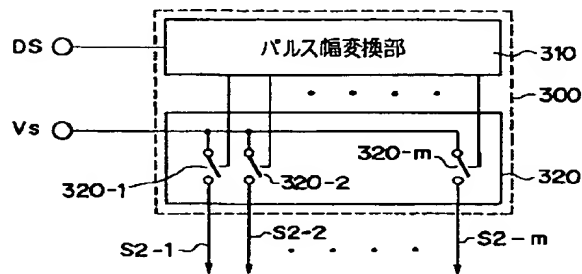


図 1 中の表示信号回路

【図 9】

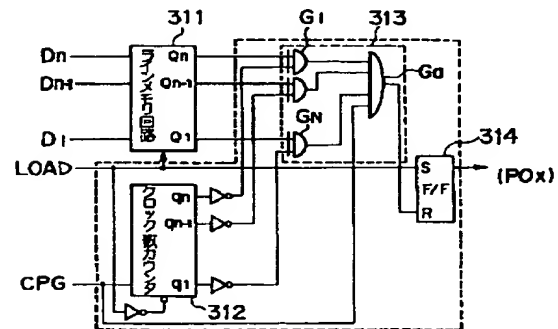
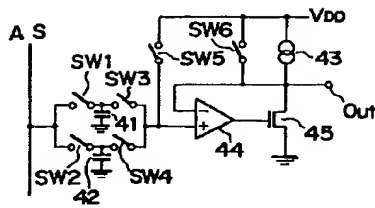
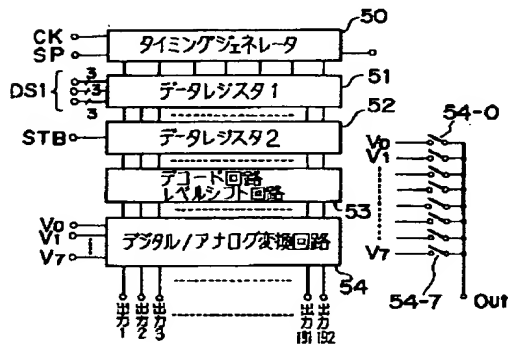


図 8 中のパルス変換部

【図 7】



(a) アナログドライバの例



(b) デジタルドライバの例

図 4 の表示信号回路内の出力段

【図 10】

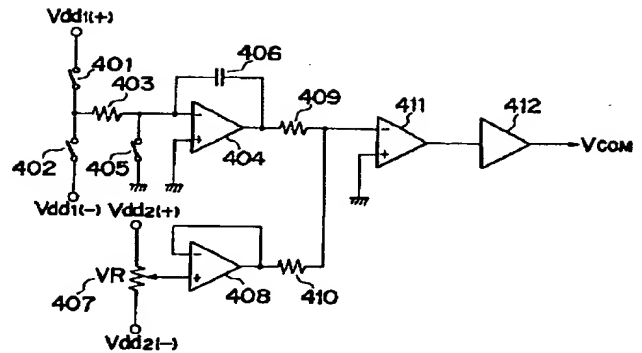
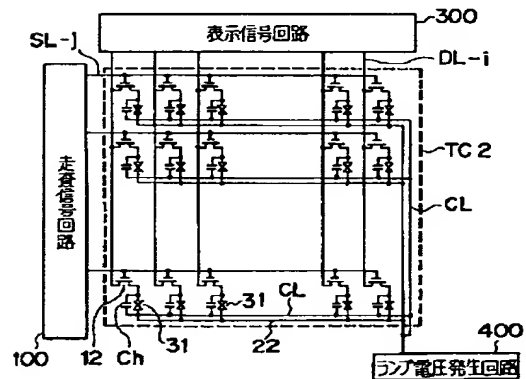


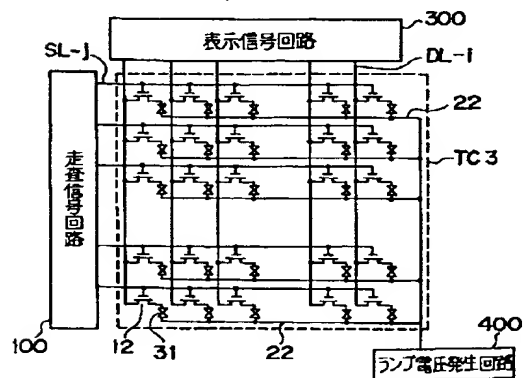
図 1 中のランパ 電圧発生回路

【図 12】



本発明の第 2 の実施例の液晶ディスプレイ

【図 13】



本発明の第 3 の実施例の液晶ディスプレイ

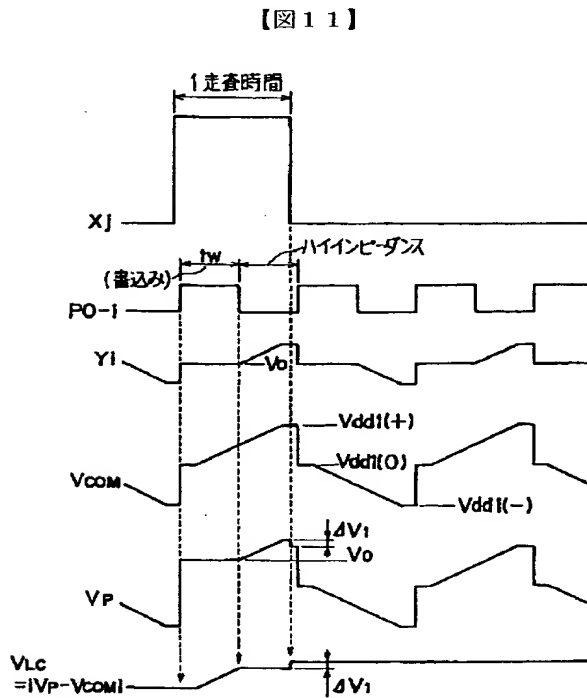


図 1 中の液晶セルの電圧波形

【図 14】

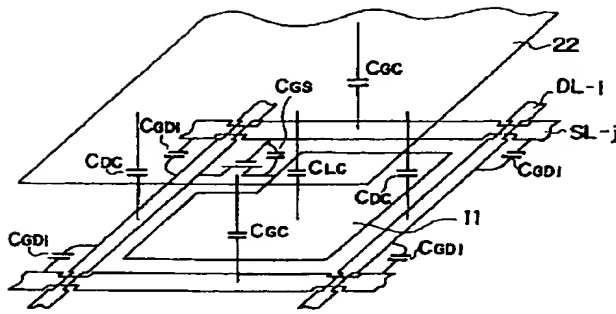
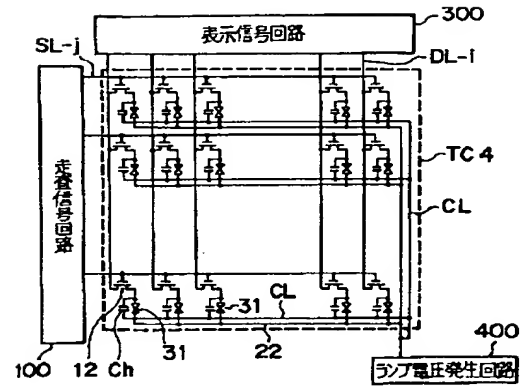


図13のTFT-LCD

【図 15】



本発明の第4の実施例の液晶ディスプレイ

【図 16】

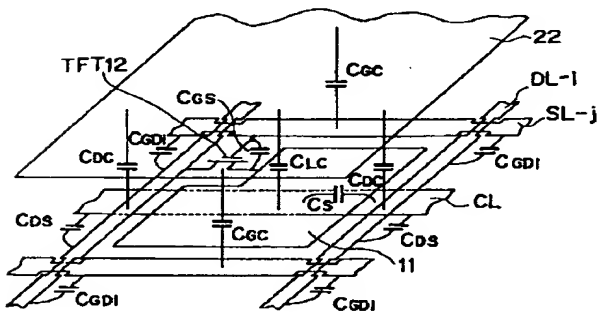
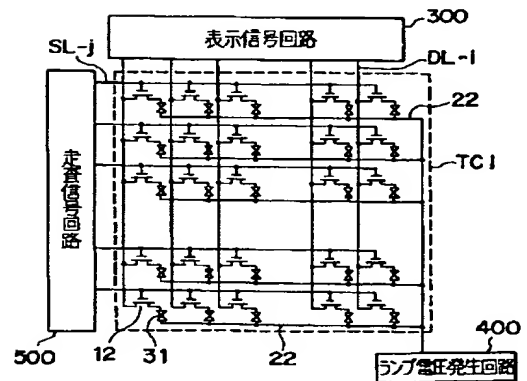


図15のTFT-LCD

【図 17】



本発明の第5の実施例の液晶ディスプレイ

【図 18】

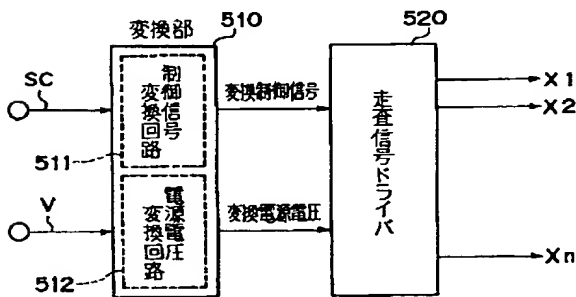


図17中の走査信号回路

【図 19】

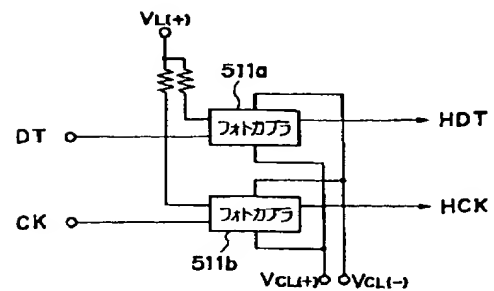


図18中の制御信号変換回路

【図 20】

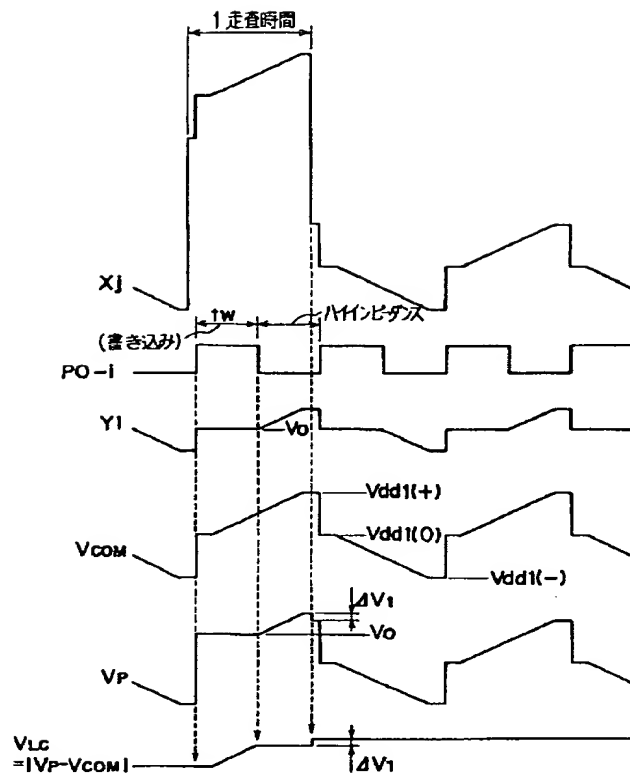
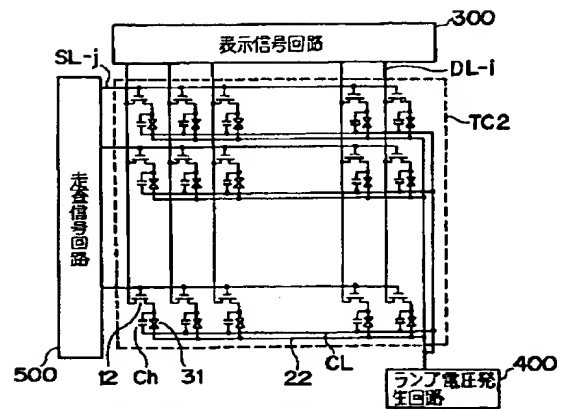


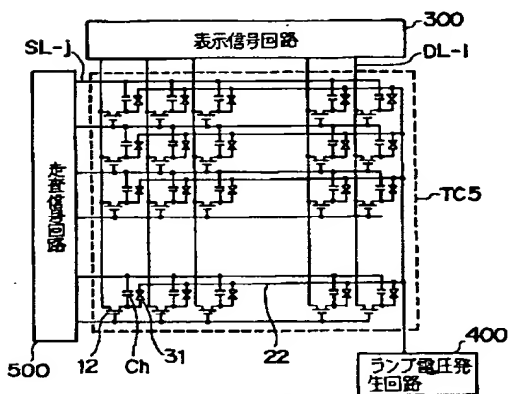
図17中の液晶セルの電圧波形

【図 2 1】



本発明の第6の実施例の液晶ディスプレイ

【图 2 2】



本発明の第7の実施例の液晶ディスプレイ

フロントページの続き

(72)発明者 菅野 裕雅
東京都港区虎ノ門1丁目7番12号 沖電気
工業株式会社内